

MOSFET

金屬氧化物半導體場效電晶體

Reported: 台北工程部

Date: April 20th 2018

Update : April 20th 2018

- 1. MOSFET接腳定義及符號
- 2. N(P)-Channel
- 3. MOSFET常見參數說明
- 4. MOSFET 使用須注意事項

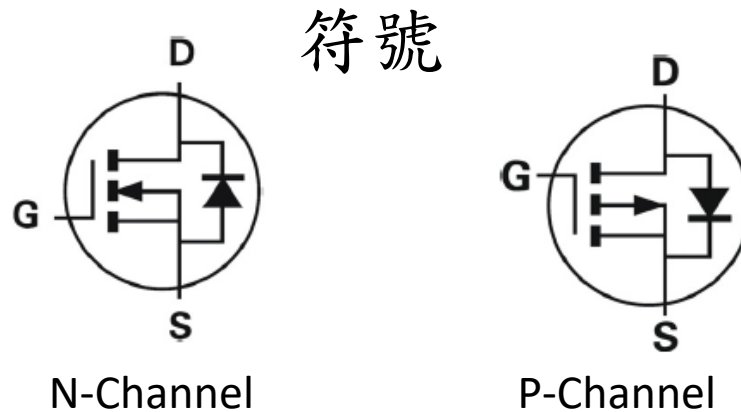


MOSFET定義三隻接腳；

閘極(Gate-簡稱”G”)

源極(Source-簡稱”S”)

汲極(Drain-簡稱”D”)



- N-Channel
- 當G腳電壓大於S腳電壓達到 $V_{gs(th)}_{Max}$ 所定義之電壓，D-S將由極高阻抗轉為低阻抗。
- 在規格書內定義N-Channel各特性數值皆以”正”值表示之。
- 電流方向為D流向S。

- P-Channel
- 當S腳電壓大於G腳電壓達到 $V_{gs(th)}_{Max}$ 所定義之電壓，S-D將由極高阻抗轉為低阻抗。
- 在規格書內定義P-Channel各特性數值皆以”負”值表示之。
- 電流方向為S流向D。



- TA：環境溫度
- TC：封裝表面溫度
- BVDSS：MOSFET崩潰電壓
- ID：在特定電路環境下最大可承受之電流
(一般將會定義TC與TA溫度及散熱條件下)
- IAS：可承受最大的雪崩電流
- EAS：可承受最大的雪崩能量
- PD：最大能承受的消耗功率
- TSTG：儲存溫度範圍
- TJ：晶圓最大工作可耐受溫度範圍
- $R\theta_{JA}$ ：晶圓的熱阻值
- $R\theta_{JC}$ ：晶圓對封裝表面的熱阻值



- I_{dss} : 當 $V_{GS}=0$ 時，D-S 的漏電流
- I_{gss} : 最大 V_{GS} 所需的電流值
- $V_{GS(th)}$: 讓 D-S 開始導通的最低 V_{GS} 電壓
- $R_{DS(on)}$: D-S 導通後的兩端間的電阻值
- C_{iss} : $C_{gs}+C_{gd}$
- C_{oss} : $C_{ds}+C_{gd}$
- C_{rss} : C_{gd}
- $T_d(on)\&T_d(off)$: 導通/關閉的延遲時間
- $t_r\&t_f$: 電壓爬升與下降的時間
- Q_g : 滿足 D-S 呈現低阻抗 Gate 電壓爬升完成，所需消耗的總電荷量



- Q_{gs} : 滿足D-S呈現低阻抗Gate電壓爬升時，
G-S間所消耗的電荷量
- Q_{gd} : 滿足D-S呈現低阻抗Gate電壓爬升時，
G-D間所消耗的電荷量
- V_{SD} : 因為半導體N-P介面，MOS未導通時
S-D所形成的二極體導通電壓(VF)
- T_{rr} : S-D所形成的二極體導通時間
- Q_{rr} : S-D所形成的二極體導通所需能量



- 由於MOSFET因製程會產生寄生二極體，因此在開關應用中為單向阻斷。
- 有效的防止 MOSFET 並聯時產生自激震盪我們需要注意以下幾點：
 - 1 · 保持各個 MOSFET 佈線一直性。
 - 2 · 各MOSFET需具有獨立的驅動電路，至少需具備獨立的驅動電阻。
 - 3 · 合適的驅動電阻可以阻尼震盪，閘極上磁珠同樣也可以抑制高頻干擾。



欲知詳情請洽...

AENEAS

F&E team

蕭翔文(Alvin)	alvin@aeneas.com.tw	(02)87974259#628
葉昇晏(Allen)	allen.ye@aeneas.com.tw	(02)87974259#635
許哲維(Leon)	leon@aeneas.com.tw	(02)87974259#636
王立文(Leo)	leo@aeneas.com.tw	(02)87974259#720
高士軒(Johnson)	johnson@aeneas.com.tw	(02)87974259#637



Thank You

AENEAS

